

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-163583

(43)Date of publication of application : 18.06.1999

(51)Int.Cl.

H05K 9/00

H01L 23/28

(21)Application number : 09-323016

(71)Applicant : CITIZEN ELECTRONICS CO LTD

(22)Date of filing : 25.11.1997

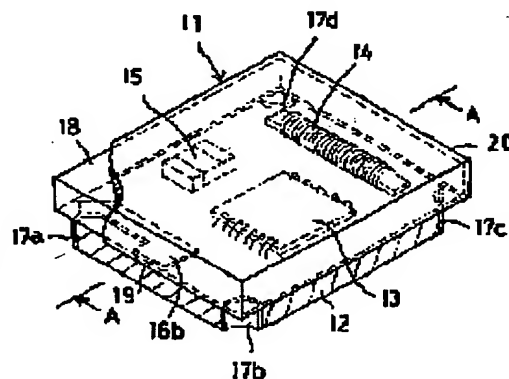
(72)Inventor : FUKAZAWA KAZUMASA

(54) PACKAGE FOR ELECTRONIC PARTS AND MANUFACTURE OF THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electronic parts package for an EL driver enabling a shielding process to be performed as easily as possible to reduce number of man-hours needed to produce the package without using a pressed shielding cover.

SOLUTION: An electrode pattern 16b for grounding which is electrically connected with a ground line is formed on the top surface of a substrate 12. A coil 14, an IC, and a capacitor 15 for an EL driver are mounted on the substrate 12, and these electronic parts are sealed with an epoxy resin. The surface of a sealed body 18 is coated with a nickel plating layer 20, and the nickel plating layer 20 is electrically connected with the electrode pattern 16b. The coating of the nickel plating layer 20 to the surface of a sealed body 18 enables the electronic parts to be shielded from electric field noise and magnetic field noise. This eliminates the need for pressing a shielding cover to simply shield electronic parts packages without increasing the number of man-hours needed to produce the packages.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-163583

(43) 公開日 平成11年(1999) 6月18日

(51) Int.Cl.⁸

識別記号

F I

H 0 5 K 9/00

H 0 5 K 9/00

Q

H 0 1 L 23/28

H 0 1 L 23/28

F

審査請求 未請求 請求項の数5 O L (全 7 頁)

(21) 出願番号 特願平9-323018

(22) 出願日 平成9年(1997)11月25日

(71) 出願人 000131430

株式会社シチズン電子

山梨県富士吉田市上暮地1丁目23番1号

(72) 発明者 深澤 和真

山梨県富士吉田市上暮地1丁目23番1号

株式会社シチズン電子内

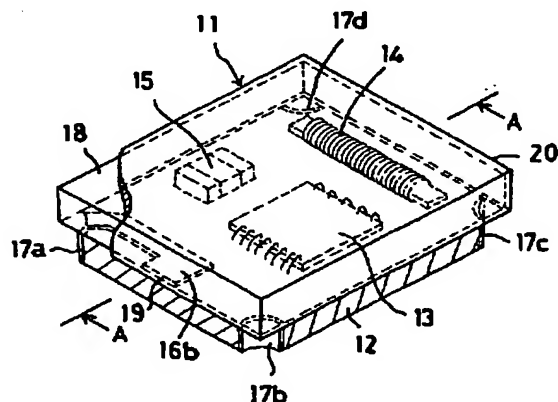
(74) 代理人 弁理士 浅川 哲

(54) 【発明の名称】 電子部品パッケージ及びその製造方法

(57) 【要約】

【課題】 プレス成形したシールドカバーを用いることなく、シールド工程を出来るだけ簡易にして工数の掛からないようにしたELドライバ用の電子部品パッケージを提供すること。

【解決手段】 基板12の上面にグランドラインと導通する接地用電極パターン16bを形成する。基板12にELドライバ用のコイル14、IC13及びコンデンサ15を実装し、これら電子部品をエポキシ樹脂で封止する。封止体18の表面にニッケルメッキ層20をコーティングし、ニッケルメッキ層20と接地用電極パターン16bとを導通させる。封止体18の表面にニッケルメッキ層20をコーティングすることによって、電子部品を電界ノイズ及び磁界ノイズからシールドすることができる。従って、シールドカバーをプレス成形する必要がなく、作業工数を掛けることなく簡単に電子部品パッケージをシールドできる。



- 11…電子部品パッケージ
- 12…基板
- 13…IC
- 14…コイル
- 16b…接地用電極パターン
- 18…封止体
- 20…ニッケルメッキ層

【特許請求の範囲】

【請求項1】 基板にコイル及びICを含む電子部品を実装し、該電子部品をエポキシ樹脂で封止すると共に、該封止体の表面にニッケルメッキ層を形成し、該ニッケルメッキ層を接地したことを特徴とする電子部品パッケージ。

【請求項2】 基板にコイル、IC及びコンデンサを実装し、これら電子部品をエポキシ樹脂で封止すると共に、該封止体の表面にニッケルメッキ層を形成し、該ニッケルメッキ層を接地したことを特徴とするELドライバ用の電子部品パッケージ。

【請求項3】 前記基板の上面にグランドラインと導通する接地用の電極パターンを形成しておき、この接地用電極パターンと前記ニッケルメッキ層とを導通させたことを特徴とする請求項1又は2記載の電子部品パッケージ。

【請求項4】 グランドラインと導通する接地用の電極パターンが上面に形成された基板にコイル及びICを含む電子部品を実装する実装工程と、前記電子部品をエポキシ樹脂によって封止する樹脂封止工程と、前記エポキシ樹脂の表面、及び前記接地用電極パターンの表面にニッケルメッキ層を形成すると同時にそれぞれを導通させるメッキコーティング工程とを備えたことを特徴とする電子部品パッケージの製造方法。

【請求項5】 グランドラインと導通する接地用の電極パターンが各単一基板毎の上面に形成された集合基板にコイル及びICを含む電子部品を各単一基板毎に実装する実装工程と、

前記電子部品を含む集合基板の上面全面にエポキシ樹脂を充填して封止する樹脂封止工程と、

前記エポキシ樹脂の上から前記接地用電極パターン及び基板の一部までをダイシングするハーフダイシング工程と、

前記エポキシ樹脂の全表面及びハーフダイシングしたエポキシ樹脂の溝周面、さらに溝周面に露出した接地用電極パターンの端部にニッケルメッキ層を形成すると同時に、該端部とニッケルメッキ層とを導通させるメッキコーティング工程と、

前記ニッケルメッキ層の形成によって電子部品がシールドされた前記集合基板を各単一基板毎にフルダイシングして一つ一つに分割する分割工程とを備えたことを特徴とする電子部品パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、コイルやICなどの電子部品を基板上に実装し、これをエポキシ樹脂によって封止した電子部品パッケージ及びその製造方法に関する。

【0002】

【従来の技術】 一般に、基板上にコイルやICなどの電子部品を実装してパッケージ化した場合、コイルやICが外部からの磁場や電波に対して影響を受けるため、パッケージ全体をシールドする必要がある。従来、電子部品パッケージ全体をシールドしたものとしては、例えば図9に示したものが知られている。この電子部品パッケージ1は、側面にグランド接続用端子2が形成された基板3の上にコイル及びICを含む電子部品（図示せず）を実装し、この電子部品をエポキシ樹脂等の封止体4で封止した後、封止体4の上から箱型のシールドカバー5をすっぽり被せることによって全体をシールドしたものである。シールドカバー5を被せた時に、シールドカバー5の一隅に設けたグランド用突起部6が基板3のグランド接続用端子2と接触する。そして、このグランド接続用端子2は、電子部品パッケージ1をマザーボードに表面実装したとき、マザーボードのグランドラインと導通する。従って、グランド用突起部6がグランド接続用端子2を介してマザーボードのグランドラインと導通し、結果的にシールドカバー5が接地されて電子部品は電界ノイズからシールドされることになる。また、シールドカバー5は、ニッケル合金等の磁性材を箱型にプレス成形したものであるので、電子部品を外部の磁界ノイズからもシールドすることができる。

【0003】 また、図10に示した電子部品パッケージ1は、箱型のシールドカバー5の下面にスプリング8を装着した例である。シールドカバー5を封止体4に被せた時に、スプリング8を封止体4に設けた穴部7に挿入することで、スプリング8が基板3上面に形成した接地用電極パターン（図示せず）と接触し、シールドカバー5が接地されるものである。従って、この場合にもシールドカバー5によって、電子部品を磁界ノイズ及び電界ノイズからシールドすることができる。

【0004】

【発明が解決しようとする課題】 しかしながら、上記従来の電子部品パッケージ1にあっては、いずれの例でも電子部品等の実装工程とは別工程でシールドカバー5をプレス成形しなければならない他、封止体に被せる際の位置合わせなどコスト面、作業面で問題があった。

【0005】 そこで、本発明は、上記従来のシールドカバーを用いることなく、シールド工程を出来るだけ簡易にして工数の増からないようにした電子部品パッケージ及びその製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】 すなわち、上記課題を解決するために本発明の請求項1に係る電子部品パッケージは、基板にコイル及びICを含む電子部品を実装し、該電子部品をエポキシ樹脂で封止すると共に、該封止体の表面にニッケルメッキ層を形成し、該ニッケルメッキ層を接地したことを特徴とする。

【0007】 また、本発明の請求項2に係るELドライ

バ用の電子部品パッケージは、基板にコイル、IC及びコンデンサを実装し、これら電子部品をエポキシ樹脂で封止すると共に、該封止体の表面にニッケルメッキ層を形成し、該ニッケルメッキ層を接地したことを特徴とする。

【0008】また、本発明の請求項3に係る電子部品パッケージは、前記基板の上面にグランドラインと導通する接地用の電極パターンを形成しておき、この接地用電極パターンと前記ニッケルメッキ層とを導通させたことを特徴とする。

【0009】また、本発明の請求項4に係る電子部品パッケージの製造方法は、グランドラインと導通する接地用の電極パターンが上面に形成された基板にコイル及びICを含む電子部品を実装する実装工程と、前記電子部品をエポキシ樹脂によって封止する樹脂封止工程と、前記エポキシ樹脂の表面、及び前記接地用電極パターンの表面にニッケルメッキ層を形成すると同時にそれぞれを導通させるメッキコーティング工程とを備えたことを特徴とする。

【0010】更に、本発明の請求項5に係る電子部品パッケージの製造方法は、グランドラインと導通する接地用の電極パターンが各単一基板毎の上面に形成された集合基板にコイル及びICを含む電子部品を各単一基板毎に実装する実装工程と、前記電子部品を含む集合基板の上面全面にエポキシ樹脂を充填して封止する樹脂封止工程と、前記エポキシ樹脂の上から前記接地用電極パターン及び基板の一部までをダイシングするハーフダイシング工程と、前記エポキシ樹脂の全表面及びハーフダイシングしたエポキシ樹脂の溝周面、さらに溝周面に露出した接地用電極パターンの端部にニッケルメッキ層を形成すると同時に、該端部とニッケルメッキ層とを導通させるメッキコーティング工程と、前記ニッケルメッキ層の形成によって電子部品がシールドされた前記集合基板を各単一基板毎にフルダイシングして一つ一つに分割する分割工程とを備えたことを特徴とする。

【0011】

【発明の実施の形態】以下、添付図面に基づいて本発明に係る電子部品パッケージ及びその製造方法について詳細に説明する。図1及び図2は、本発明に係る電子部品パッケージ11をELドライバモジュールとして構成した時の一実施例を示したものである。この実施例において、電子部品パッケージ11は、矩形状の基板12の上面にELドライバ用のIC13、コイル14及びコンデンサ15を実装したものである。これらの電子部品は、図2に示したように、電極パターン16a上にダイボンドやワイヤボンドなどの手段により接続されたり、リフローで半田付けされる。基板12は、ガラスエポキシ樹脂等の絶縁材からなり、その側面の四隅には基板12の下面に連なるスルーホール電極17a、17b、17c、17dが形成されると共に、その内の一つのスルー

ホール電極17aがグランド接続用端子として構成されている。このグランド接続用端子17aは、電子部品用パッケージ11がマザーボード（図示せず）に実装された時に、マザーボードのグランドラインと導通するものである。また、上記基板12の上面には、前述の電極パターン16aの他に、グランド接続用端子17aと導通する接地用電極パターン16bが形成されている。

【0012】上述のようにして、IC13、コイル14及びコンデンサ15が実装された基板12の上面は、エポキシ樹脂からなる封止体18によって封止される。この封止体18は、基板12の平面形状と略同一形状であり、両者が一体となって樹脂封止パッケージを構成する。封止体18に用いられるエポキシ樹脂は、耐湿性、耐候性、絶縁性及び耐熱性等に優れると共に、前述のガラスエポキシ板とは異なる成分構成からなり、封止体18の表面にメッキが実用的強度で形成されるのを可能としている。なお、この実施例では、図1及び図2に示したように、接地用電極パターン16bの一端部19を、封止体18から外部に露出させてある。

【0013】前記封止体18の全表面にはニッケルメッキ層20が形成されている。このニッケルメッキ層20は、無電解メッキ法によってエポキシ樹脂の上に付着形成される。また、ニッケルメッキ層20は、封止体18の周面にも形成されることから、封止体18から露出している接地用電極パターン16bの一端部19にも付着形成されることになる。その結果、ニッケルメッキ層20は、接地用電極パターン16b及びグランド接続用端子17aと導通し、マザーボードのグランドラインに接地されることになるため、外部の電界ノイズから電子部品をシールドすることができる。さらに、ニッケルメッキ層20の厚さを自由に設定することができ、例えば、従来のシールドカバーと同程度の厚さで形成した場合にシールド効果を得ることができ、外部からの磁界ノイズはニッケルメッキ層20によって吸収され、コイル14を磁界ノイズからシールドすることができる。

【0014】このように、エポキシ樹脂からなる封止体18の表面にニッケルメッキ層20をコーティングするだけで、電子部品を電界ノイズ及び磁界ノイズからシールドすることができるため、従来のようにシールドカバーをプレス成形する必要がなく、作業工数を掛けることなく簡単に電子部品パッケージをシールドすることができる。また、ニッケルメッキ層20のメッキ厚も簡単に変更できるため、必要とするシールド特性に応じてメッキ厚を変更することが可能である。

【0015】図3乃至図8は、上記構成からなる電子部品パッケージの一製造方法を示したものである。この製造工程では、先ず図3に示すように、各単一基板12毎にダイシングライン21が想定される集合基板22にグランド接続用端子17aとなるスルーホール電極を設けると共に、集合基板22の上面にはグランド接続用端子

17aをつなぐ接地用電極パターン16bを連続的に形成する。この時、グランド接続用端子17a以外のスルーホール電極及び電子部品用の電極パターン（図示せず）も同時に形成する。

【0016】次の工程では、図4に示すように、基板12毎にIC13、コイル14及びコンデンサ15を所定位置に載置し、ダイボンド及びワイヤボンド、リフロなどの手段で基板12上に実装する。次いで、図5に示すように、集合基板22の上面全体にエポキシ樹脂を充填し、基板12の上に均一な厚さの封止体18を形成して電子部品を樹脂封止する。なお、集合基板22の外周に型枠を設けたり、スルーホールに樹脂が流れ込まないように、マスク材として薄いテープを貼るなどの方法を用いて樹脂封止するが、これらの加工方法は製造の実情に合わせて実施すればよい。

【0017】次の工程では、図6及び図7に示すように、ダイシングライン21に沿って封止体18の上から格子状に切込み23を入れ、集合基板22の略下半部を残した状態でハーフダイシングを行なう。このハーフダイシングによって封止体18は各単一基板12毎に溝周面が露出すると共に、集合基板22の略上半部にも切込み23が入るために、接地用電極パターン16bの一端部19も封止体18から露出することになる。そして、図8に示した次の工程で、封止体18の外表面に無電解メッキ法によってニッケルメッキ層20を形成する。この時、ハーフダイシングした封止体18の切込み23にもメッキが回り込んで、各単一基板12毎に封止体18の周囲にニッケルメッキ層20が形成されるために、ニッケルメッキ層20が接地用電極パターン16bの露出している一端部19にも付着し、スルーホールからなるグランド接続用端子17aまでが導通し接地される。従って、ニッケルメッキ層20がシールド作用を発揮し、電子部品を電界ノイズや磁界ノイズからシールドすることができる。

【0018】このように、集合基板22の全面にエポキシ樹脂を充填し、ハーフダイシングすることにより封止体18の各単一基板12毎の溝周面を露出させ、一度に多数同時にニッケルメッキ層20を形成することができる。そして、最後に集合基板22に想定されたダイシングライン21に沿って再びダイシングし、各単一基板12毎に完全に切り離して一つ一つの電子部品パッケージ11に分割する。分割された電子部品パッケージ11は、完成品として図示外のマザーボード上に実装される。

【0019】上述のように、ハーフダイシング工程を用いたことで接地用電極パターン16bの端部を露出させることができ、この露出部分にメッキを行なうことで接地用電極パターン16bを導通させることができる。また、電子部品パッケージ11は、封止体18の外表面及び接地用電極パターン16bの一端部19にニッケルメ

ッキ層20を被覆形成することでシールドされるため、一貫した生産ラインで簡単にシールド付き電子部品パッケージ11の製造が可能になる。

【0020】なお、上記実施例では基板12上にIC13、コイル14及びコンデンサ15を実装したELドライバについて説明したが、本発明はこれに限定されることなく、種々の電子部品パッケージに適用できるものである。また、基板12の上面に形成した接地用電極パターン16bの形状および一端部19の露出個所などは上記実施例に限定されないことは勿論である。

【0021】

【発明の効果】以上説明したように、本発明に係る電子部品パッケージによれば、電子部品の封止体としてエポキシ樹脂を用い、無電解メッキによってその表面にシールド効果が備わったニッケルメッキ層を簡単に形成することができるため、従来のような工数の掛かるプレス加工による金属カバーの成形に比べて製造コストを大幅に下げることができた。

【0022】また、グランドラインと導通する接地用の電極パターンを基板の上面に形成し、この接地用の電極パターンの一端にニッケルメッキ層を形成して導通させたので、ニッケルメッキ層の接地を容易且つ確実に行なうことができた。

【0023】また、本発明に係る電子部品パッケージの製造方法によれば、エポキシ樹脂からなる封止体の表面にニッケルメッキ層を形成することでシールドできるために、従来のような工数の掛かる金属カバーのプレス加工が不要となり、一貫した生産ラインで電子部品パッケージを製造することができる。

【0024】さらに、本発明に係る電子部品パッケージの製造方法によれば、エポキシ樹脂からなる封止体の表面にニッケルメッキ層を形成することでシールドできるために、集合基板を用いた製造が可能となり、一度に多数の電子部品パッケージを製造することで、コストの大幅低下を達成することができた。

【図面の簡単な説明】

【図1】本発明に係る電子部品パッケージの一実施例を示す斜視図である。

【図2】上記図1のA-A線断面図である。

【図3】上記実施例に係る電子部品パッケージの接地用電極パターンの形成工程図である。

【図4】上記実施例に係る電子部品パッケージの電子部品の実装工程図である。

【図5】上記実施例に係る電子部品パッケージの樹脂封止工程図である。

【図6】上記実施例に係る電子部品パッケージのハーフダイシング工程図である。

【図7】上記図6のB-B線断面図である。

【図8】上記実施例に係る電子部品パッケージのメッキコーティング工程図である。

【図9】従来の電子部品パッケージの一例を示す斜視図である。

【図10】従来の電子部品パッケージの他の例を示す斜視図である。

【符号の説明】

11 電子部品パッケージ

12 基板

13 IC

14 コイル

16b 接地用電極パターン

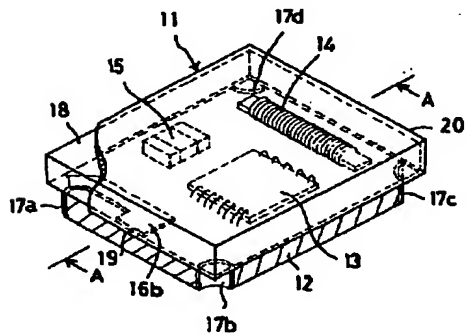
18 封止体

20 ニッケルメッキ層

21 ダイシングライン

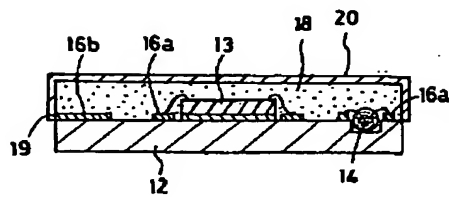
22 集合基板

【図1】

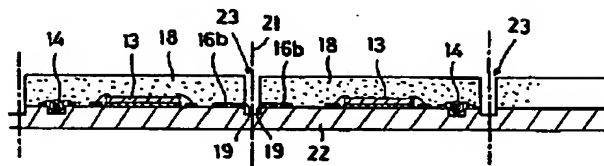


11 電子部品パッケージ
12 基板
13 IC
14 コイル
16b 接地用電極パターン
18 封止体
20 ニッケルメッキ層

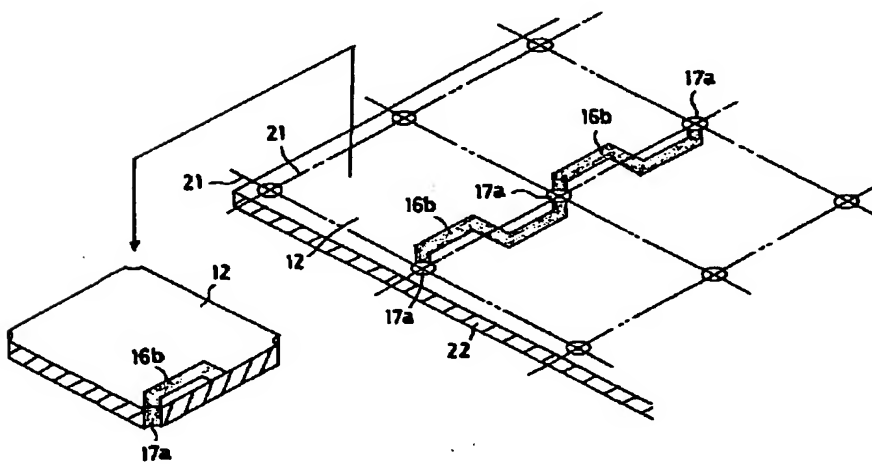
【図2】



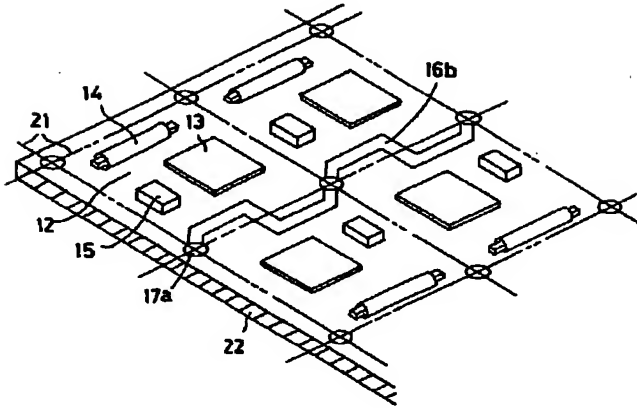
【図7】



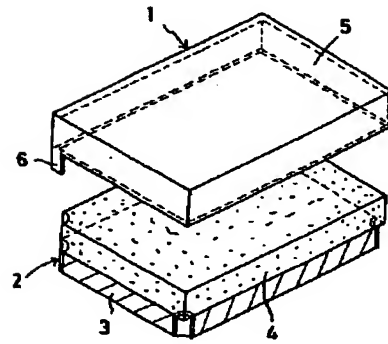
【図3】



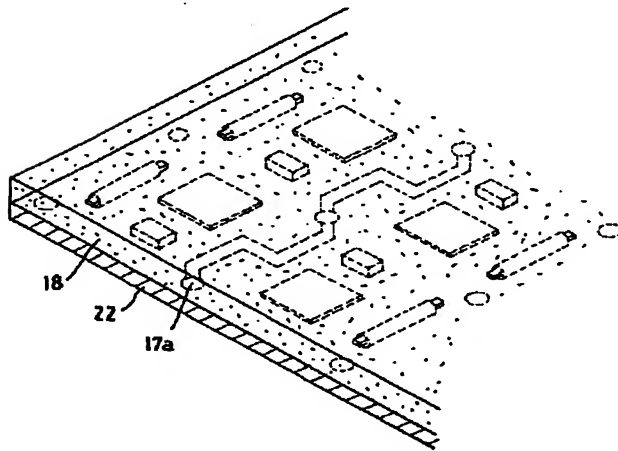
【図4】



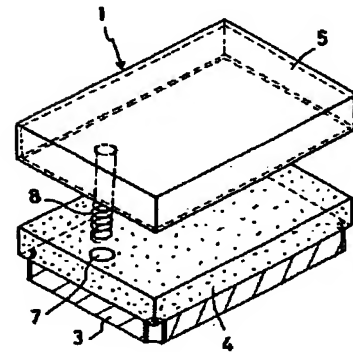
【図9】



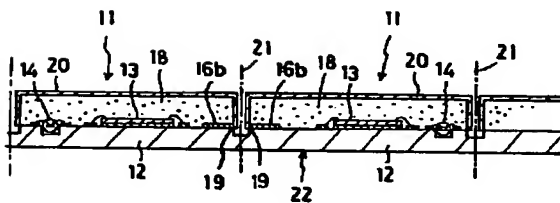
【図5】



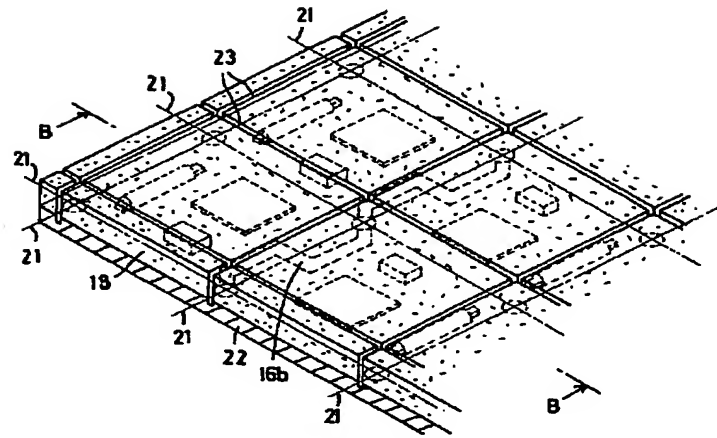
【図10】



【図8】



【図6】



THIS PAGE BLANK (USPTO)